

СИСТЕМЫ ТЕЛЕКОММУНИКАЦИЙ И СЕТЕВЫЕ ТЕХНОЛОГИИ

TELECOMMUNICATION SYSTEMS AND NETWORK TECHNOLOGIES

Научная статья
УДК 681.3
<https://doi.org/10.24143/2072-9502-2026-3-56-67>
EDN KENXEY

Реализация на ПЛИС корректирующего фильтра для компенсации неравномерности АЧХ децимирующих CIC-структур в системах SDR

**Дмитрий Андреевич Аминев¹, Сулейман Ибрагимович Ахриев²,
Михаил Андреевич Черепнин³, Дмитрий Владимирович Козырев^{4✉}**

¹МИРЭА – Российский технологический университет,
Москва, Россия

^{2, 3}Московский государственный технический университет имени Н. Э. Баумана
(национальный исследовательский университет),
Москва, Россия

⁴Российский университет дружбы народов им. Патриса Лумумбы,
Москва, Россия, kozyrev-dv@rudn.ru ✉

Аннотация. В контексте решения задачи высокоэффективной первичной обработки высокоскоростных данных, поступающих от аналого-цифровых преобразователей в современных системах программно-определяемого радио и цифровых приемниках с фазированными антенными решетками выявлена роль децимирующих фильтров, предназначенных для снижения частоты дискретизации и одновременного подавления внеполосных помех, в тракте цифрового понижающего преобразования частоты. Исследована проблема частотных искажений, присущих децимирующим фильтрам с каскадной интегрально-гребенчатой структурой (CIC). Проанализирована математическая модель, описывающая неравномерность амплитудно-частотной характеристики (АЧХ), которая обусловлена характерной sinc-образной формой передаточной функции CIC-фильтров. Исследована зависимость характеристик от порядка CIC-фильтра, выработаны требования к корректирующему фильтру. Для решения данной проблемы предложены архитектура, функциональная схема и алгоритм моделирования корректирующего КИХ-фильтра типа Inverse Sinc (ISOP). Данный фильтр разработан специально для обеспечения высокоточного выравнивания АЧХ в полосе пропускания, что значительно улучшает качество обработки сигнала. Корректор был реализован с использованием языка Verilog и успешно верифицирован в связке 5-каскадным CIC-дециматором на программируемой логической интегральной схеме (ПЛИС) xc7a35tcs324-3 семейства Artix-7 компании Xilinx. Для тестирования с помощью языка Python и его библиотек для цифровой обработки сигналов был сгенерирован синусоидальный сигнал с изменяющейся по линейному закону частотой, по которому можно определить границу частоты пропускания сигнала по достижении определенного значения времени. Раскрыта затрата основных типов ресурсов и энергопотребление выбранной ПЛИС, представлены синтезированная цифровая схема модуля ISOP-фильтра, результаты трассировки проекта в сегменте X0Y0 микросхемы xc7a35tcs324-3и и увеличенный фрагмент трассировки с блоком DSP48E1, реализующим операцию умножения с накоплением за один тактовый цикл.

Ключевые слова: CIC-фильтр, корректирующий фильтр, Inverse Sinc, ПЛИС, SDR, цифровая обработка сигналов, децимация

Для цитирования: Аминев Д. А., Ахриев С. И., Черепнин М. А., Козырев Д. В. Реализация на ПЛИС корректирующего фильтра для компенсации неравномерности АЧХ децимирующих CIC-структур в системах SDR // Вестник Астраханского государственного технического университета. Серия: Управление, вычислительная техника и информатика. 2026. № 3. С. 56–67. <https://doi.org/10.24143/2072-9502-2026-3-56-67>. EDN KEHXY.

Original article

PLIS implementation of a correction filter to compensate for the uneven frequency response of decimating CIC structures in SDR systems

Dmitrii A. Aminev¹, Suleiman I. Akhriev², Mikhail A. Cherepnin³, Dmitrii V. Kozyrev⁴✉

¹MIREA – Russian Technological University,
Moscow, Russia

^{2, 3}Bauman Moscow State Technical University,
Moscow, Russia

⁴Peoples' Friendship University of Russia named after Patrice Lumumba (RUDN University),
Moscow, Russia, kozyrev-dv@rudn.ru✉

Abstract. In the context of solving the problem of highly efficient primary processing of high-speed data coming from analog-to-digital converters in modern software-defined radio systems and digital receivers with phased antenna arrays, the role of decimating filters designed to reduce the sampling rate and simultaneously suppress out-of-band interference in the digital frequency reduction path is revealed. The problem of frequency distortion inherent in decimating filters with cascade integral comb structure (CIC) is investigated. A mathematical model describing the unevenness of the amplitude-frequency response (AFC), which is caused by the characteristic sinc-shaped shape of the transfer function of CIC filters, is analyzed. The dependence of the characteristics on the order of the CIC filter is investigated, and the requirements for the correcting filter are developed. To solve this problem, an architecture, a functional scheme, and an algorithm for modeling an Inverse Sinc (ISOP) type FIR filter are proposed. This filter is designed specifically to provide high-precision frequency response equalization in the transmission band, which significantly improves the quality of signal processing. The corrector was implemented using the Verilog language and successfully verified in conjunction with a 5-cascade CIC decimator on the xc7a35tcs324-3 PLIS of the Artix-7 family from Xilinx. For testing, using Python and its library for digital signal processing, a sinusoidal signal with a linear frequency was generated, which can be used to determine the frequency limit of the signal after reaching a certain time value. The cost of the main types of resources and the power consumption of the selected PLIS are disclosed, the synthesized digital circuit of the ISOP filter module, the results of tracing the project in the X0Y0 segment of the xc7a35tcs324-3i microcircuit and an enlarged tracing fragment with the DSP48E1 block implementing the multiplication operation with accumulation in one clock cycle are presented.

Keywords: CIC filter, correction filter, Inverse Sinc, PLIS, SDR, digital signal processing, decimation

For citation: Aminev D. A., Akhriev S. I., Cherepnin M. A., Kozyrev D. V. PLIS implementation of a correction filter to compensate for the uneven frequency response of decimating CIC structures in SDR systems. *Vestnik of Astrakhan State Technical University. Series: Management, computer science and informatics*. 2026;3:56-67. (In Russ.). <https://doi.org/10.24143/2072-9502-2026-3-56-67>. EDN KEHXY.

Введение

Современные системы программно-определяемого радио (SDR) и цифровые приемники с фазированными антенными решетками (ФАР) требуют высокоэффективной первичной обработки высокоскоростных данных, поступающих от аналого-цифровых преобразователей. В тракте цифрового понижающего преобразования частоты ключевую роль играют децимирующие фильтры, предназначенные для снижения частоты дискретизации и одновременного подавления внеполосных помех [1]. Каскадные интегрально-гребенчатые фильтры (CIC) широко при-

меняются благодаря своей безумножительной архитектуре. Эта особенность позволяет реализовать эффективную децимацию, используя исключительно сумматоры и регистры [2]. Таким образом, CIC-фильтры становятся незаменимыми в многоканальных системах, где действуют строгие ограничения по ресурсам программируемой логической интегральной схемсы (ПЛИС) и энергопотреблению.

Однако существенным недостатком CIC-фильтров является неравномерность амплитудно-частотной характеристики АЧХ в полосе пропускания. Передаточная функция этих фильтров имеет sinc-об-

Aminev D. A., Akhriev S. I., Cherepnin M. A., Kozyrev D. V. PLIS implementation of a correction filter to compensate for the uneven frequency response of decimating CIC structures in SDR systems

разную форму, что приводит к значительному затуханию высокочастотных составляющих полезного сигнала. В многокаскадных структурах высокого порядка такое искажение может достигать нескольких децибел, что неприемлемо для систем, требующих высокой линейности тракта [3].

Традиционным подходом к решению этой проблемы является использование корректирующих КИХ-фильтров с инверсной sinc-характеристикой (Inverse Sinc, ISOP), которые устанавливаются после CIC-дециматора [4, 5]. Такой компенсатор позволяет выровнять суммарную АЧХ каскада при минимальных аппаратных затратах. В статье представлен подробный анализ математической модели искажений, описана методика синтеза коэффициентов компенсатора, а также приведены результаты функционального моделирования и оценка ресурсоемкости предложенного решения.

Анализ частотных искажений в многокаскадных дециматорах

Математическая модель искажений. Фильтры с CIC-структурой зарекомендовали себя как высокоэффективное решение задач изменения частоты дискретизации (децимации и интерполяции). Математическое описание передаточной функции CIC-фильтра порядка N , имеющего коэффициент децимации R и дифференциальную задержку M , задается формулой [2]

$$H(z) = \left(\frac{1 - z^{-RM}}{1 - z^{-1}} \right)^N,$$

где z – комплексная переменная Z-преобразования. Данное уравнение можно представить как кас-

кадное соединение интегратора с передаточной функцией $H_I(z) = \frac{1}{1 - z^{-1}}$ и гребенчатого фильтра, описываемого выражением $H_C(z) = 1 - z^{-RM}$, которые возведены в степень N . Для перехода к анализу в частотной области выполняется замена переменной $z = e^{j2\pi \frac{f}{f_s}}$, где f_s – исходная частота дискретизации. В результате преобразований АЧХ принимает следующий вид:

$$|H(f)| = \left| \frac{\sin\left(\pi RM \frac{f}{f_s}\right)}{RM \sin\left(\pi \frac{f}{f_s}\right)} \right|^N.$$

В области низких частот, когда выполняется условие $\pi \frac{f}{f_s} \ll 1$, знаменатель формулы можно аппроксимировать линейной зависимостью, вследствие чего АЧХ приобретает характерный вид функций sinc:

$$|H(f)| = \left| \frac{\sin\left(\pi RM \frac{f}{f_s}\right)}{\pi RM \frac{f}{f_s}} \right|^N = \left| \text{sinc}\left(RM \frac{f}{f_s}\right) \right|^N.$$

Поскольку функция $\text{sinc}(x)$ монотонно убывает от единичного значения при $x = 0$ до нуля при $x = 1$, использование CIC-фильтра неизбежно вносит неравномерность в полосу пропускания (рис. 1).

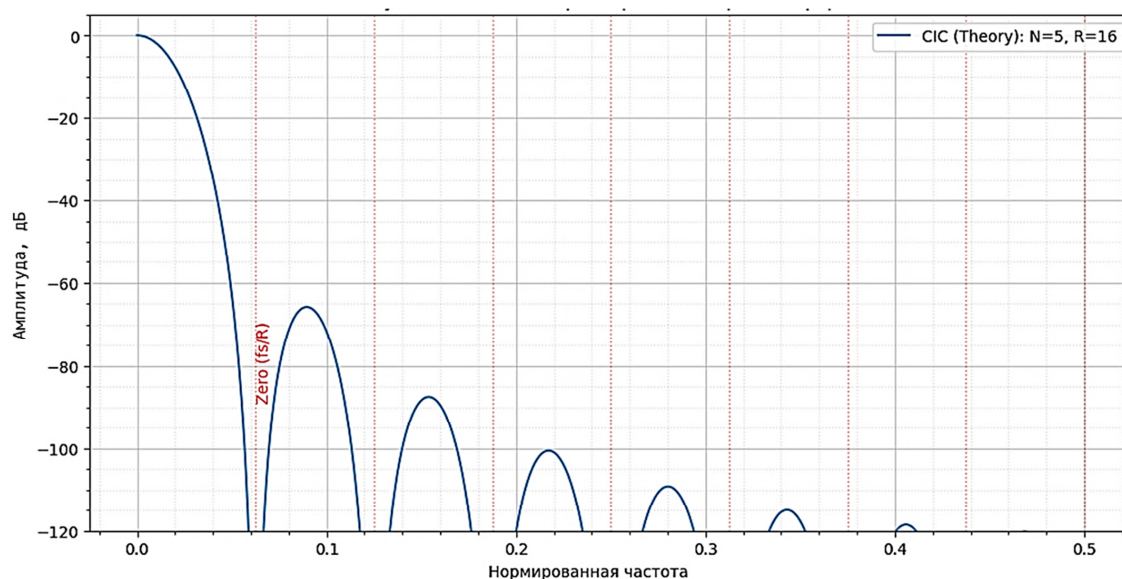


Рис. 1. АЧХ CIC-фильтра (sinc-образная форма)

Fig. 1. Frequency response of the CIC filter (sinc-shaped)

Если низкочастотные компоненты спектра проходят практически без изменений, то частоты, близкие к границе полосы пропускания, испытывают существенное ослабление [1].

Для количественной характеристики этого явления используется параметр спада АЧХ. При определении границы полосы пропускания как $f_{\text{проп}} = f_s / 2R$ (что соответствует половине частоты Найквиста выходного сигнала) величина затухания, дБ, на этой частоте рассчитывается как

$$A_{\text{спад}} = 20 H \log_{10} |\text{sinc}(M/2)|.$$

При стандартном выборе $M = 0$ затухание на краю полосы для одного каскада составляет 3,92 дБ. В многокаскадных системах это значение линейно возрастает пропорционально порядку фильтра N .

Зависимость характеристик от порядка фильтра. Порядок фильтра N является определяющим параметром, влияющим на две противоречивые характеристики: степень подавления сигналов в полосе заграждения и уровень искажений полезного сигнала в полосе пропускания. Увеличение N способствует повышению крутизны скатов АЧХ за пределами рабочей полосы, что критически важно для эффективного подавления зеркальных частот при децимации. Однако это неизбежно приводит к усилению неравномерности АЧХ в полосе пропускания.

В табл. 1 представлены расчетные данные, демонстрирующие величину спада АЧХ на границе полосы пропускания для различных порядков CIC-фильтра при условии $M = 1$.

Таблица 1

Table 1

Зависимость спада АЧХ от порядка фильтра
Dependence of the frequency response drop on the filter order

Порядок N	Спад на краю полосы, дБ	Подавление 1-го бокового лепестка, дБ
1	3,92	13,5
2	7,84	27,0
3	11,76	40,5
4	15,68	54,0
5	19,60	67,5

Анализ табличных данных показывает, что для 5-каскадного CIC-фильтра, который является стандартом в современных радиолокационных приемниках и системах ФАР, спад АЧХ достигает внушительных значений – почти 20 дБ. Подобные искаже-

ния категорически неприемлемы для трактов обработки, к которым предъявляются жесткие требования по линейности амплитудной характеристики [3].

Наглядное представление влияния порядка фильтра на форму АЧХ приведено на рис. 2.

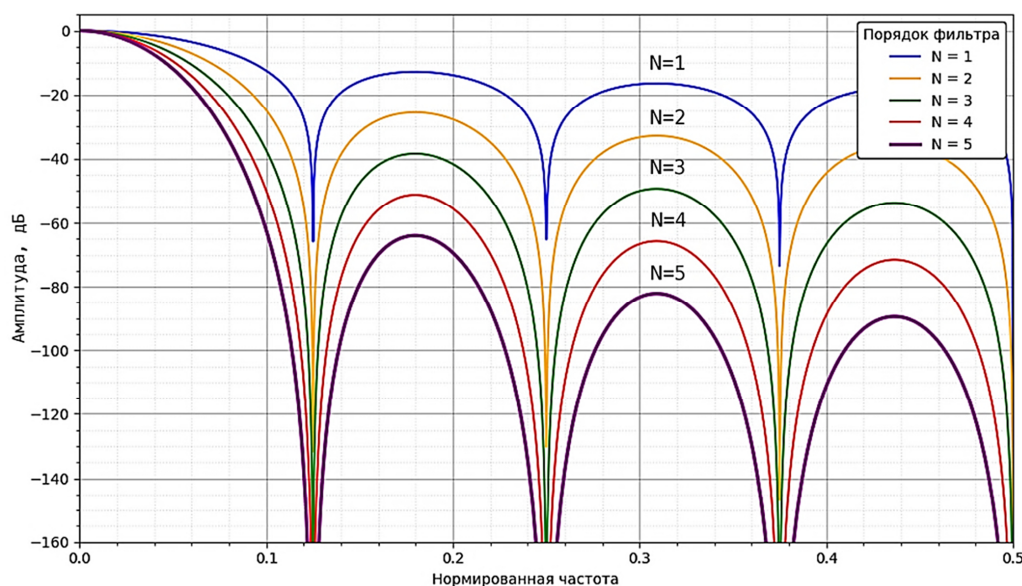


Рис. 2. Семейство АЧХ CIC-фильтров (зависимость от порядка N при $R = 8$)

Fig. 2. The frequency response family of CIC filters (dependence on the order of N at $R = 8$)

Если при $N = 1$ спад достаточно плавный и поддается простой коррекции, то при $N \geq 3$ отклонение формы характеристики от идеальной прямоугольной становится настолько значительным, что применение компенсирующих мер является обязательным условием проектирования.

Требования к компенсирующему фильтру. На основе анализа, проведенного выше, можно сформулировать задачу синтеза компенсирующего фильтра. Основная цель корректора – обеспечить максимально возможную равномерность результирующей АЧХ каскада «CIC-дециматор + корректор» в рабочей полосе частот.

Идеальная характеристика такого компенсирующего фильтра должна быть математически обратной характеристике CIC-фильтра в пределах полосы пропускания (рис. 3):

$$|H_{\text{корр}}(f)| = \frac{1}{\left| \text{sinc} \left(RM \frac{f}{f_s} \right) \right|^N} = \left| \text{sinc} \left(RM \frac{f}{f_s} \right) \right|^{-N}.$$

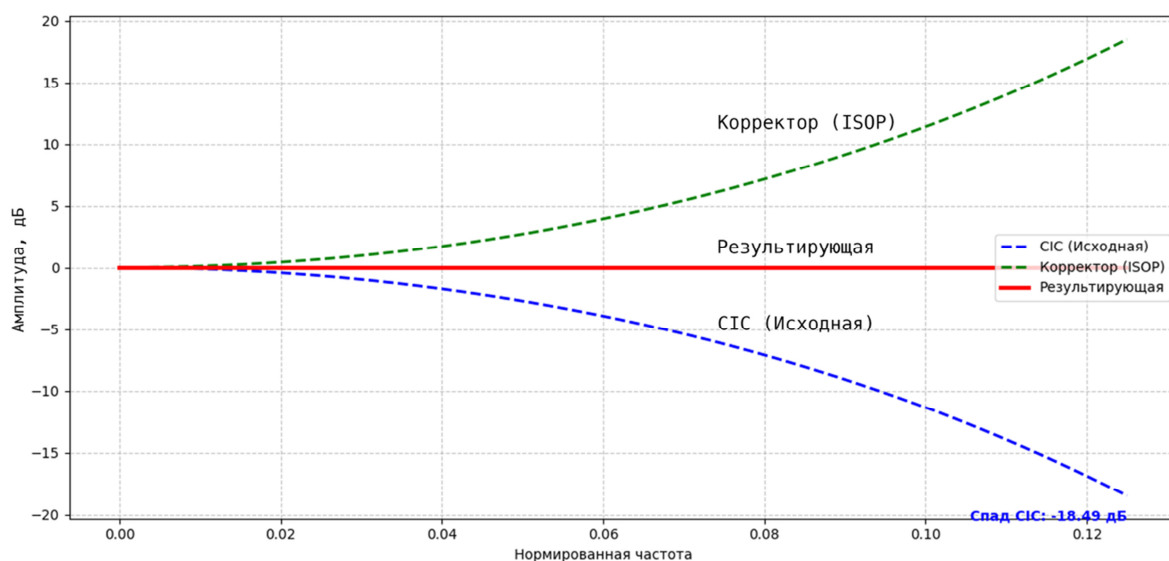


Рис. 3. Принцип компенсации (полоса пропускания, $R = 4$, $N = 5$)

Fig. 3. Compensation principle (bandwidth, $R = 4$, $N = 5$)

Фильтр с такой характеристикой принято называть Inverse Sinc или ISOP (Inverse Sinc Optimized for Passband). Его АЧХ плавно возрастает от единицы на нулевой частоте до максимума на краю полосы, компенсируя естественный спад CIC-структуры.

Однако практическая реализация такого корректора сталкивается с рядом технических ограничений:

- конечный порядок фильтра. Полная инверсия sinc-функции теоретически требует бесконечного

количества коэффициентов;

- ограниченность ресурсов. В отличие от безумножительных CIC-структур, корректор требует аппаратных умножителей.

Общая структурная схема тракта цифровой обработки, включающая CIC-дециматор и предлагаемый компенсирующий фильтр, изображена на рис. 4.



Рис. 4. Структурная схема тракта обработки сигнала

Fig. 4. Block diagram of the signal processing path

Корректор размещается после стадии децимации и функционирует на частоте f_s/R , что позволяет существенно снизить требования к вычислительной производительности.

Функциональная схема и алгоритм моделирования ISOP-фильтра

Корректирующий фильтр (ISOP) реализуется как цифровой фильтр с конечной импульсной характеристикой (КИХ) прямой структуры. Устройство выполняет операцию дискретной свертки входного сигнала с набором заранее рассчитанных по следующей формуле коэффициентов:

$$y[n] = \sum_{k=0}^{N-1} h[k] x[n-k],$$

где $x[n]$ – входной отсчет сигнала, поступающий от CIC-дециматора; $h[k]$ – коэффициенты импульсной характеристики фильтра; N – порядок фильтра (количество отводов).

Для обеспечения баланса между точностью коррекции АЧХ и затратами аппаратных ресурсов был выбран порядок фильтра $N = 15$. Симметричность коэффициентов фильтра позволяет сохранить форму сигнала без фазовых искажений, что критически важно для задач радиолокации. Для моделирования работы было решено, что входные и выходные данные представляют собой знаковое 8-битное число. Функциональная схема моделирования ISOP-фильтра представлена на рис. 5, он состоит из 8-битных регистров входных и выходных данных, блоков для фильтрации и блока визуализации.

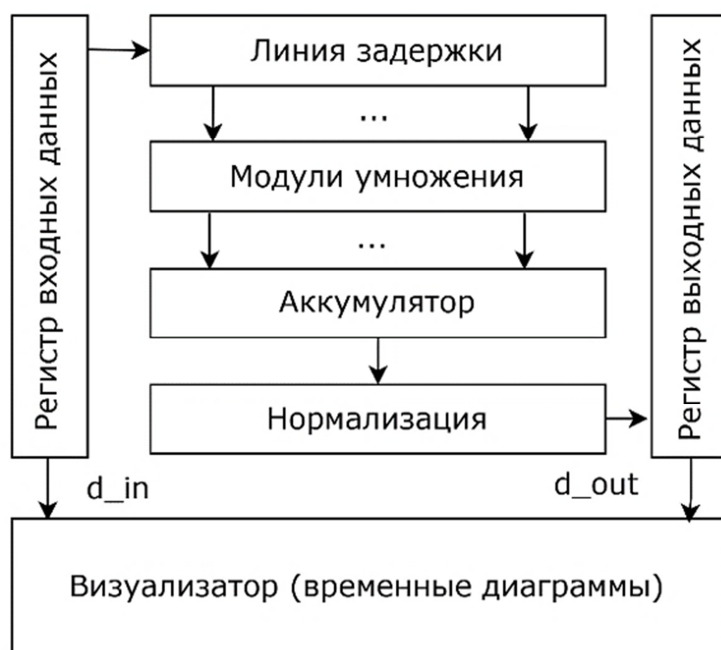


Рис. 5. Функциональная схема моделирования ISOP-корректора

Fig. 5. Functional modeling scheme of the ISOP corrector

Модуль ISOP реализует КИХ-фильтр прямой структуры, состоящий из трех основных функциональных блоков. Входной 8-битный сигнал d_{in} поступает на линию задержки, которая формирует 15 последовательных отсчетов. Каждый отсчет параллельно умножается на соответствующий 26-битный коэффициент $h[k]$ в модулях умножения. Полученные 34-битные произведения суммируются в 44-битном аккумуляторе. В конце блок нормализации выбирает 8 наиболее значимых бит результата, формируя выходной сигнал d_{out} .

С помощью языка Python и библиотек numpy [6], scipy [7] были рассчитаны коэффициенты $h[k]$ и квантованы до 26 бит (для представления дробных чисел с высокой точностью) [8]. Для исключения переполнения модулей умножения используется регистр-аккумулятор 44 бита, чтобы гарантированно вместить результат умножения 8-битного числа на 26-битный коэффициент и сумму 15 таких слагаемых.

Алгоритм работы ISOP-корректора, представленный на рис. 6, синхронизирован с тактовым сигналом clk .

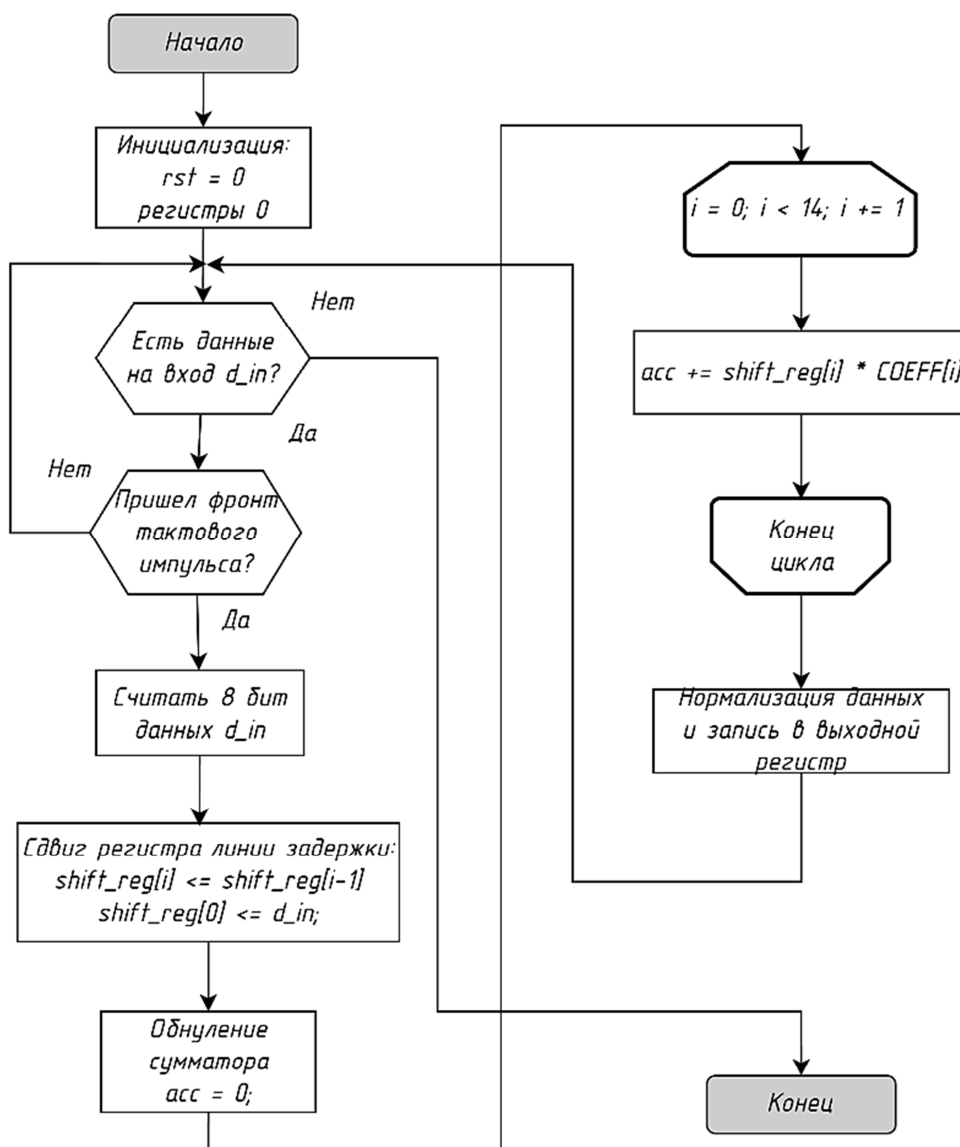


Рис. 6. Алгоритм работы ISOP-корректора

Fig. 6. The algorithm of the ISOP corrector

После сброса (rst) все внутренние регистры инициализируются нулями. На каждом фронте тактового сигнала происходят следующие операции:

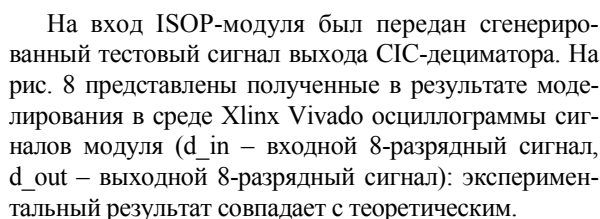
- считывается входной отсчет (d_{in}) и загружается в регистр линии задержки, остальные значения сдвигаются на 1 позицию;
- аккумулятор (acc) обнуляется, и в цикле выполняется 15 операций умножения отсчетов на коэффициенты. Результаты суммируются и помещаются в аккумулятор;
- из аккумулятора выбираются 8 бит результата и записываются в регистр результата (d_{out}).

Создание проекта ПЛИС и моделирование работы ISOP-фильтра

В среде Xilinx Vivado был создан проект ISOP-фильтра, содержащий 2 основных файла на языке SystemVerilog: модуль фильтра и программу для тестирования. Проект размещен в публичном репозитории на github [8]. Согласно исходному коду входные данные разрядностью 8 бит поступают в сдвиговый регистр, состоящий из 15 последовательных ячеек памяти. На каждом такте системной частоты происходит сдвиг данных, формируя вектор отсчетов, необходимый для вычисления свертки.

Для тестирования был сгенерирован синусоидальный сигнал, частота которого изменяется по

На рис. 7 представлены полученные посредством теоретического расчета с помощью языка Python графики [8] входного и выходного сигнала ISOP-корректора.



Результаты компиляции проекта ПЛИС ISOP-фильтра

Модуль ISOP-фильтра был успешно синтезирован для микросхемы xc7a35tcsг324-3 семейства Artix-7 компании Xilinx [9, 10]. КИХ-фильтр реализован по прямой структуре, что потребовало 15 арифметических блоков DSP (для каждого коэффициента). Данное решение обеспечивает максимальную производительность конвейера, но требует

большое количество блоков DSP. При желании можно оптимизировать модуль на минимальное использование аппаратных ресурсов (8 блоков DSP с учетом симметрии коэффициентов).

На рис. 9 представлена синтезированная цифровая схема ISOP-фильтра, а в табл. 2 раскрыта затрата основных типов ресурсов выбранной ПЛИС. Видны использованные логические элементы: регистры, сумматоры и умножители.

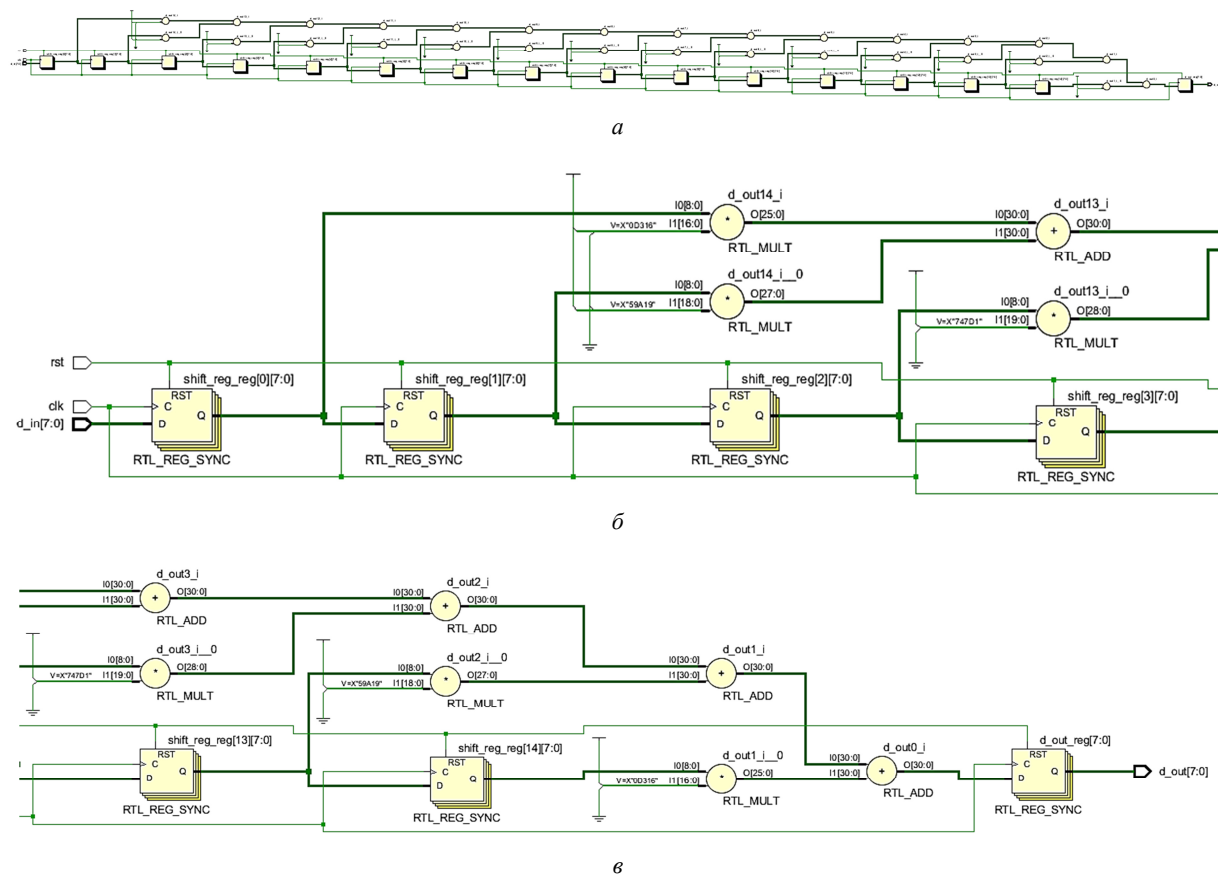


Рис. 9. Ситезированная цифровая схема модуля ISOP-фильтра: общий вид (а); входная (б), выходная части (в)

Fig. 9. Standardized digital circuit of the ISOP filter module: general view (a); input (б), output parts (в)

Таблица 2

Table 2

Затрата основных ресурсов микросхемы xc7a35tcsг324-3

The cost of the main resources of the xc7a35tcsг324-3 microcircuit

Ресурс	Использовано, шт.	Доступно, шт.	Использовано, %
FF	104	41 600	0,25
DSP	15	90	16,67
IO	18	210	8,57
BUFG	1	32	3,13

На рис. 10 представлены результаты трассировки проекта ПЛИС: топология в сегменте X0Y0 кристалла и увеличенный фрагмент с блоком

DSP48E1, который является физической основой вычислительного ядра фильтра.

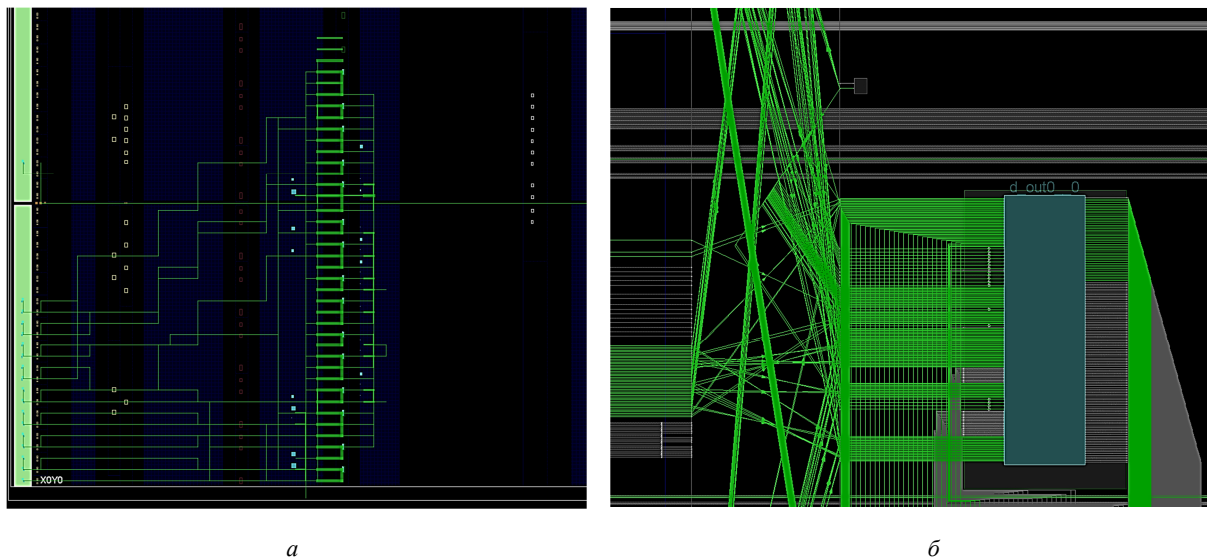


Рис. 10. Результаты трассировки проекта ПЛИС: топология в сегменте X0Y0 (а); увеличенный фрагмент с блоком DSP48E1 (б)

Fig. 10. PLIS project tracing results: topology in segment X0Y0 (a); enlarged fragment with block DSP48E1 (b)

Каждый такой блок в архитектуре ISOP реализует операцию умножения с накоплением за один тактовый цикл. На вход блока поступают отсчеты сигнала и значения коэффициентов фильтра. Внутри блока происходит аппаратное умножение и суммирование.

Использование DSP-блоков вместо универсальных LUT позволяет снизить энергопотребление за счет оптимизированной структуры DSP. Проведенный анализ энергопотребления (табл. 3) для рабочей частоты 25 МГц (частота после децимации) подтвердил высокую эффективность аппаратной реализации.

Таблица 3

Table 3

Детализация энергопотребления микросхемы xc7a35tcs324-3

Power consumption details of the xc7a35tcs324-3 chip

Энергопотребление	Детали энергопотребления	Мощность, Вт
Динамическое	Общее	0,006
	Ввод/вывод	0,002
	Сигналы	<0,001
	Логика	<0,001
	Тактирование	<0,001
Статическое	Арифметика	0,003
	Общее	0,07

Суммарное потребление модуля составляет всего 76 мВт, при этом температура кристалла составляет 25,4 °С и практически не превышает температуру окружающей среды, что исключает необходимость охлаждения.

Анализ потребления показывает, что динамическая мощность, затрачиваемая на вычисления (DSP и логика), составляет всего 6 мВт. Оставшаяся

часть (70 мВт) приходится на статическое потребление кристалла, характерное для технологического процесса 28 нм микросхем семейства Artix-7.

Заключение

В рамках данной статьи была успешно решена актуальная задача цифровой обработки сигналов в современных системах SDR и радиолокации – компен-

сация частотных искажений, вносимых эффективными, но несовершенными с точки зрения АЧХ каскадными интегрально-гребенчатыми фильтрами.

По результатам анализа передаточной функции СИС-фильтра 5-го порядка была спроектирована архитектура корректирующего КИХ-фильтра типа Inverse Sinc. Выбранный порядок корректора ($N = 15$) с симметричными коэффициентами позволил достичь компромисса между точностью выравнивания АЧХ в полосе пропускания и объемом затрачиваемых аппаратных ресурсов.

В ходе моделирования и аппаратной реализации в среде Xilinx Vivado на языке программирования SystemVerilog была верифицирована и синтезирована оптимизированная RTL-архитектура для ПЛИС xc7a35tcs324-3 семейства Artix-7 компании Xilinx.

Оценка энергоэффективности реализации на ПЛИС показала низкую затрачиваемую мощность, связанную с затратами на вычисления в DSP-блоках, что позволяет использовать такую реализацию во встраиваемых системах с жесткими ограничениями по тепловыделению.

Список источников

1. Лайонс Р. Цифровая обработка сигналов. М.: Бинум-Пресс, 2006. 656 с.
2. Hogenauer E. B. An economical class of digital filters for decimation and interpolation // *IEEE Transactions on Acoustics, Speech, and Signal Processing*. 1981. V. 29. N. 2. P. 155–162.
3. Майер-Безе У. Цифровая обработка сигналов на ПЛИС. М.: Додэка-XXI, 2022. 720 с.
4. СИС фильтры Хогенауэра и их характеристики // Теория и практика цифровой обработки сигналов. URL: <http://www.dsplib.ru/content/cic/cic.html> (дата обращения: 25.11.2025).
5. Слюсар В. И. Цифровое диаграммообразование. Проблемы и решения // *Электроника: наука, технология,*

- бизнес. 2005. № 2. С. 60–65.
6. The fundamental package for scientific computing with Python // NumPy. URL: <https://numpy.org/> (дата обращения: 23.12.2025).
7. Библиотека SciPy // SciPy. URL: <https://scipy.org/> (дата обращения: 23.12.2025).
8. Исходный код корректирующего ISOP-фильтра // GitHub. URL: <https://github.com/ifelsik/article-isop-cic/> (дата обращения: 25.11.2025).
9. Xilinx | FPGAs | CPLDs // Xilinx. URL: <https://www.xilinxsemi.com/?search=XC7A35T-2CSG324C> (дата обращения: 23.12.2025).
10. Цифровая фильтрация на ПЛИС // Хабр. URL: <https://habr.com/ru/articles/274845/> (дата обращения: 23.12.2025).

References

1. Lajons R. *Cifrovaya obrabotka signalov* [Digital signal processing]. Moscow, Binom-Press, 2006. 656 p.
2. Hogenauer E. B. An economical class of digital filters for decimation and interpolation. *IEEE Transactions on Acoustics, Speech, and Signal Processing*, 1981, vol. 29, no. 2, pp. 155–162.
3. Majer-Beze U. *Cifrovaya obrabotka signalov na PLIS* [Digital signal processing on PLIS]. Moscow, Dodeka-XXI Publ., 2022. 720 p.
4. CIC fil'try Hogenauera i ih harakteristiki [CIC Hogenauer filters and their characteristics]. *Teoriya i praktika cifrovoj obrabotki signalov*. Available at: <http://www.dsplib.ru/content/cic/cic.html> (accessed: 25.11.2025).
5. Slyusar V. I. *Cifrovoe diagrammoobrazovanie. Problemy i resheniya* [Digital diagramming. Problems and solutions]. *Elektronika: nauka, tekhnologiya, biznes*, 2005, no. 2, pp. 60–65.

6. The fundamental package for scientific computing with Python. *NumPy*. Available at: <https://numpy.org/> (accessed: 23.12.2025).
7. Biblioteka SciPy [The SciPy Library]. *SciPy*. Available at: <https://scipy.org/> (accessed: 23.12.2025).
8. Iskhodnyj kod korrektiruyushchego ISOP-fil'tra [The source code of the corrective ISOP filter]. *GitHub*. Available at: <https://github.com/ifelsik/article-isop-cic/> (accessed: 25.11.2025).
9. Xilinx | FPGAs | CPLDs. *Xilinx*. Available at: <https://www.xilinxsemi.com/?search=XC7A35T-2CSG324C> (accessed: 23.12.2025).
10. Cifrovaya fil'traciya na PLIS [Digital filtering on PLIS]. *Habr*. Available at: <https://habr.com/ru/articles/274845/> (accessed: 23.12.2025).

Статья поступила в редакцию 24.01.2026; одобрена после рецензирования 02.03.2026; принята к публикации 07.07.2026
The article was submitted 24.01.2026; approved after reviewing 02.03.2026; accepted for publication 07.07.2026

Информация об авторах / Information about the authors

Дмитрий Андреевич Аминев – кандидат технических наук; доцент кафедры разработки программных решений и системного программирования; МИРЭА – Российский технологический университет; aminev.d.a@ya.ru

Dmitrii A. Aminev – Candidate of Technical Sciences; Assistant Professor of the Department of Software Solutions Development and System Programming; MIREA – Russian Technological University; aminev.d.a@ya.ru

Сулейман Ибрагимович Ахриев – студент направления обучения 11.03.03 «Конструирование и технология электронных средств»; Московский государственный технический университет имени Н. Э. Баумана (национальный исследовательский университет); sulejmohr@gmail.com

Михаил Андреевич Черепнин – студент направления обучения 11.03.03 «Конструирование и технология электронных средств»; Московский государственный технический университет имени Н. Э. Баумана (национальный исследовательский университет); misha2004546@yandex.ru

Дмитрий Владимирович Козырев – кандидат физико-математических наук; доцент кафедры теории вероятностей и кибербезопасности; Российский университет дружбы народов им. Патриса Лумумбы; kozyrev-dv@rudn.ru

Suleiman I. Akhriev – Student of degree program 11.03.03 “Design and Technology of Electronic Systems”; Bauman Moscow State Technical University; sulejmohr@gmail.com

Mikhail A. Cherepnin – Student of degree program 11.03.03 “Design and Technology of Electronic Systems”; Bauman Moscow State Technical University; misha2004546@yandex.ru

Dmitrii V. Kozyrev – Candidate of Physico-Mathematical Sciences; Assistant Professor of the Department of Probability Theory and Cybersecurity; Peoples' Friendship University of Russia named after Patrice Lumumba; kozyrev-dv@rudn.ru

